

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION  
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
15 avril 2004 (15.04.2004)

PCT

(10) Numéro de publication internationale  
WO 2004/032182 A2

(51) Classification internationale des brevets<sup>7</sup> : H01L

(21) Numéro de la demande internationale :  
PCT/FR2003/050072

(22) Date de dépôt international : 2 octobre 2003 (02.10.2003)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :  
02/12235 3 octobre 2002 (03.10.2002) FR

(71) Déposant (pour tous les États désignés sauf US) : COM-  
MISSARIAT A L'ENERGIE ATOMIQUE [FR/FR];  
31/33 rue de la Fédération, F-75752 Paris 15ème (FR).

FRABOULET, David [FR/FR]; Croix de la Chore,  
F-38950 QUAI-EN-CHARTREUSE (FR). GAUTIER,  
Jacques [FR/FR]; 87, rue des Myosotis, F-38500 COU-  
BLEVIE (FR). TONNEAU, Didier [FR/FR]; 47, Traverse  
Rabat, Villa Beauvallon Forêt, F-13009 Marseille (FR).  
CLEMENT, Nicolas [FR/FR]; "La Grande Corniche" 2A,  
Parc Cieussa, F-13007 Marseille (FR).

(74) Mandataire : LEHU, Jean; c/o Brevatome, 3, rue du Doc-  
teur Lancereaux, F-75008 Paris (FR).

(81) État désigné (national) : US.

(84) États désignés (régional) : brevet européen (AT, BE, BG,  
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,  
IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

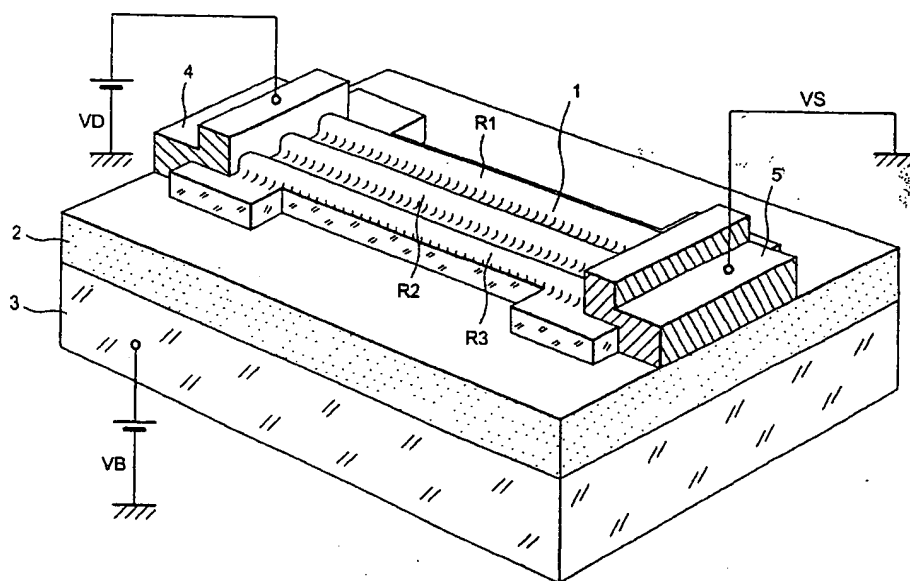
Publiée :

— sans rapport de recherche internationale, sera republiée  
dès réception de ce rapport

[Suite sur la page suivante]

(54) Title: METHOD FOR MAKING A WIRE NANOSTRUCTURE IN A SEMICONDUCTOR FILM

(54) Titre : PROCEDE DE FABRICATION DE NANO-STRUCTURE FILAIRE DANS UN FILM SEMI-CONDUCTEUR.



(57) Abstract: The invention concerns a method for making a wire nanostructure, comprising the following steps: making a semi-conductor film (1) extending between a first terminal (4) and a second terminal (5), and passing a current between the first and second terminals so as to form at least one continuous processing allowance (R1, R2, R3) in the semiconductive thin film, by migration, under the action of the current, a fraction of semiconducting material, the continuous processing allowance being formed along the direction of the current which flows through the film. The invention is applicable to designing nanocircuits.

[Suite sur la page suivante]



*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.*

**(57) Abrégé :** L'invention concerne un procédé de fabrication de nano-structure filaire. Le procédé comprend les étapes suivantes fabrication d'un film mince semi-conducteur (1) s'étendant entre une première borne (4) et une deuxième borne (5), et passage d'un courant entre la première et la deuxième borne de façon à former au moins une surépaisseur continue (R1, R2, R3) dans le film mince semi-conducteur, par migration, sous l'action du courant, d'une fraction du matériau semiconducteur, la surépaisseur continue se formant selon la direction du courant qui parcourt le film. L'invention s'applique à la conception de nano circuits.

PROCEDE DE FABRICATION DE NANO-STRUCTURE FILAIRE DANS  
UN FILM SEMI-CONDUCTEUR

Domaine technique et art antérieur

5 L'invention concerne un procédé de fabrication de nano-structure filaire dans un film semi-conducteur.

L'invention trouve une application particulièrement avantageuse pour la réalisation de nano-circuits et, plus particulièrement, pour la  
10 réalisation de nano-circuits MOS (MOS pour « Métal Oxyde Semi-conducteur »).

Selon l'art connu, la fabrication de nano-structures filaires dans les films semi-conducteurs s'effectue par lithographie DUV (DUV pour « Deep Ultra  
15 Violet »), par lithographie par faisceau d'électrons, ou encore par alternance de lithographie et de lithogravure masquée. Dans ce dernier cas, il est alors possible de doubler la résolution des structures obtenues.

20 Les plus petites nano-structures filaires obtenues à ce jour ont une largeur sensiblement égale à 100nm.

Cette limitation s'oppose à la conception de nano-circuits de dimensions plus petites ayant, par  
25 exemple, des dimensions de l'ordre de la dizaine de nanomètres.

L'invention ne présente pas cet inconvénient.

Exposé de l'invention

En effet, l'invention concerne un procédé de fabrication de nano-structure filaire. Le procédé comprend :

- 5 - la fabrication d'un film mince semi-conducteur s'étendant entre une première borne et une deuxième borne, et
- le passage d'un courant entre la première et la deuxième borne de façon à former au moins une
- 10 surépaisseur continue dans le film mince semi-conducteur, par migration, sous l'action du courant, d'une fraction du matériau semi-conducteur, la surépaisseur continue se formant selon la direction du courant qui parcourt le film.

- 15 L'invention concerne également un procédé de gravure de couche par masque dur qui utilise comme masque dur une nano-structure filaire obtenue par le procédé de fabrication de nano-structure filaire selon l'invention.

- 20 Selon le mode de réalisation préférentiel de l'invention, le semi-conducteur est du silicium monocristallin dopé n. D'autres modes de réalisation sont également possibles, comme cela apparaîtra à la lecture de la description qui va suivre.

25

Brève description des figures

- D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture d'un mode de réalisation préférentiel fait en référence aux figures
- 30 jointes, parmi lesquelles :

- la figure 1 représente un film mince de semi-conducteur pour la réalisation d'une nano-structure filaire selon l'invention ;
- la figure 2 représente une nano-structure filaire  
5 obtenue suite au passage d'un courant dans un film mince de semi-conducteur tel que représenté en figure 1 ;
- la figure 3 représente une vue en coupe de la structure représentée en figure 2 ;
- 10 - la figure 4 représente une étape supplémentaire pour la formation de nano-fils à partir de la nano-structure filaire représentée en figure 2 ;
- les figures 5A et 5B représentent des étapes de gravure utilisant la nano-structure filaire obtenue  
15 précédemment comme masque de gravure.

Description détaillée de modes de mise en œuvre de l'invention

La figure 1 représente un film mince de semi-conducteur pour la réalisation d'une nano-structure  
20 filaire selon l'invention.

Selon le mode de réalisation préférentiel de l'invention, le film mince de semi-conducteur 1 est un film mince de silicium monocristallin dopé n. Le film  
25 mince de silicium monocristallin dopé n est formé sur une couche de silice 2 ( $\text{SiO}_2$ ) qui est elle-même formée sur une couche épaisse de silicium 3. La formation du film mince de silicium monocristallin dopé est réalisée par toute technique connue de lithographie et/ou par  
30 tout procédé connu de gravure. Il peut s'agir, par exemple, de la technique de lithographie AFM (AFM pour

« Atomic Force Microscope ») qui est décrite dans l'article intitulé « *Electronic transport properties of single-crystal silicon nanowires fabricated using an atomic force microscope* », publié dans Physica E, vol.13, 999-1002 (2002). Le film mince de semi-conducteur monocristallin dopé 1 est connecté, à une première extrémité, à une première borne 4 et, à une deuxième extrémité, à une deuxième borne 5. Les bornes 4 et 5 constituent des contacts électriques conducteurs. Elles sont réalisées, par exemple, en silicium dégénéré.

A titre d'exemple non limitatif, les résultats qui vont être donnés ci-après correspondent à un film mince de silicium monocristallin dopé n, d'épaisseur  $e$  typiquement comprise entre 15 et 20nm, de largeur  $l$  sensiblement égale à  $0,7\mu\text{m}$  et de longueur  $L$  sensiblement égale à  $1,3\mu\text{m}$ .

La figure 2 représente un exemple de nano-structure filaire obtenue suite au passage d'un courant dans un film mince de semi-conducteur tel que représenté en figure 1 et la figure 3 est une vue en coupe transversale de la nano-structure filaire représentée en figure 2.

Pour le passage du courant, la borne 4 est reliée à un potentiel  $V_D$ , la borne 5 à un potentiel de référence  $V_S$  (par exemple la masse du circuit), et la couche épaisse de silicium monocristallin 3 à un potentiel de substrat  $V_B$ .

La différence de potentiel  $V_D - V_S$  conduit à l'apparition d'un courant dans le film semi-conducteur 1. De façon inattendue, la couche mince de silicium

monocristallin 1 voit sa structure se modifier lors du passage du courant. Cette modification consiste en l'apparition de surépaisseurs qui se forment selon la direction du courant qui parcourt le film.

5 L'exemple de la figure 2 représente des surépaisseurs linéaires. L'invention concerne également d'autres formes de surépaisseurs dues au fait que la direction du courant qui parcourt le film n'est pas nécessairement linéaire mais peut présenter d'autres  
10 formes.

Dans l'exemple choisi, la modification de la structure est apparue pour une différence de potentiel VD-VS supérieure à 15V correspondant à une valeur de densité de courant J sensiblement égale à  $2.10^6$  A.cm<sup>2</sup>.  
15 Selon l'exemple choisi, les surépaisseurs sont au nombre de 3, R1, R2, R3. Elles ont chacune une largeur sensiblement égale à 45nm et une hauteur sensiblement égale à 7nm. La formation des surépaisseurs est due au fait que la conductivité du film mince de silicium  
20 monocristallin n'est pas uniforme. Des zones de conductivité élevée conduisent à une migration de matière et, partant, à la formation des surépaisseurs. La migration de matière s'effectue selon la direction du champ électrique, dans le sens opposé à celui du  
25 courant d'électrons, contrairement à ce qui se passe lors du phénomène d'électro-migration avec les métaux. Les zones de surépaisseurs sont stables dans le temps. Il a ainsi été observé, après une durée de 30mn, que ces zones ne varient pas de façon significative et que  
30 la valeur du courant qui les parcourt est sensiblement

la même. Une application de différence de potentiel de 20V a conduit à la défaillance du circuit.

De façon générale, il a été constaté que le temps de passage du courant n'intervient pas dans la formation des surépaisseurs. Seule la densité du courant dans le film semi-conducteur monocristallin est à contrôler. La gamme des densités de courant aptes à la formation des surépaisseurs dépend du semi-conducteur. La valeur maximale est donnée par la limite au delà de laquelle il y a une défaillance du circuit. Dans le cas du silicium, les surépaisseurs apparaissent pour une densité de courant sensiblement comprise entre  $2.10^6 \text{A.cm}^2$  et  $4.10^6 \text{A.cm}^2$ . La concentration en dopants est adaptée de façon à obtenir la densité de courant suffisante pour produire la migration de matière. Dans le cas du silicium, le dopage peut être, par exemple sensiblement égal à  $8 \text{E}18/\text{cm}^3$ .

La figure 4 représente une étape supplémentaire pour la formation de nano-fils à partir de la nano-structure filaire représentée aux figures 2 et 3. Le film mince 1 présent entre les surépaisseurs R1, R2, R3 est alors gravé de sorte à former des nano-fils F1, F2, F3 en surface de la couche de silice 2.

Les figures 5A et 5B représentent des étapes de gravure utilisant la nano-structure filaire obtenue précédemment comme masque de gravure. La nano-structure filaire est tout d'abord reportée sur un empilement de couches 6, 7 (cf. figure 5A). Une gravure du film mince 1 et de la couche 6 présents entre les surépaisseurs R1, R2, R3 conduit à la formation de nano-fils F1, F2, F3 portés par des nano-structures respectives 6a, 6b,



6c (cf. figure 5B). Il est également possible d'obtenir une structure telle que représentée en figure 5B par transfert des seuls fils F1, F2, F3 sur la couche 6. Par ailleurs, dans le cas où il n'existe pas de procédé  
5 de gravure sélectif de la couche 6 par rapport au film mince semi-conducteur 1, il est également possible de faire appel, de façon connue en technologie SOI (SOI pour "Silicon On Insulator"), à une couche intermédiaire sur laquelle la nano-structure est  
10 transférée avant l'étape de gravure de la couche 6.

Selon le mode de réalisation préférentiel de l'invention décrit ci-dessus, le semi-conducteur est du silicium monocristallin dopé n.

Selon d'autres modes de réalisation de  
15 l'invention, le semi-conducteur peut être dopé n ou p. Il peut être du silicium, mais également un alliage SiGe ou SiGeC. Le semi-conducteur peut également être non dopé. Dans le cas de semi-conducteur non dopé, le courant à l'origine de la migration de matière est  
20 obtenu par la création d'une densité de porteurs grâce à l'influence électrostatique d'une grille, par exemple en silicium polycristallin ou en métal, située à proximité du film mince semi-conducteur. A titre d'exemple non limitatif, le substrat sur lequel est  
25 formé le film mince semi-conducteur peut également jouer le rôle de cette grille et, dans ce cas, l'épaisseur du film semi-conducteur est très faible, par exemple égale à quelques nanomètres.

## REVENDEICATIONS

1. Procédé de fabrication de nano-structure  
filaire, caractérisé en ce qu'il comprend :

- 5 - la fabrication d'un film mince semi-conducteur (1)  
s'étendant entre une première borne (4) et une  
deuxième borne (5), et
- le passage d'un courant entre la première et la  
deuxième borne de façon à former au moins une  
10 surépaisseur continue (R1, R2, R3) dans le film  
mince semi-conducteur, par migration, sous l'action  
du courant, d'une fraction du matériau semi-  
conducteur, la surépaisseur continue se formant  
selon la direction du courant qui parcourt le film.

15

2. Procédé selon la revendication 1,  
caractérisé en ce que le film mince semi-conducteur est  
obtenu par lithographie et/ou gravure d'une couche  
mince de semi-conducteur formée sur une couche  
20 d'isolant.

3. Procédé selon la revendication 1 ou 2,  
caractérisé en ce que, après la formation de la  
surépaisseur linéaire du fait du passage du courant  
25 dans le film mince semi-conducteur, ledit film mince  
est gravé pour former un ensemble de nano-fils (F1, F2,  
F3).

4. Procédé selon l'une quelconque des  
30 revendications précédentes, caractérisé en ce que le

film mince semi-conducteur est un film mince de Si, ou de SiGe ou de SiGeC.

5. Procédé selon l'une quelconque des  
5 revendications précédentes, caractérisé en ce que le semi-conducteur est dopé.

6. Procédé selon l'une quelconque des  
revendications précédentes, caractérisé en ce que le  
10 semi-conducteur est monocristallin.

7. Procédé de gravure de couche par masque dur, caractérisé en ce qu'il utilise comme masque dur une nano-structure filaire obtenue par un procédé de  
15 fabrication selon l'une quelconque des revendications 1 à 6.

1 / 4

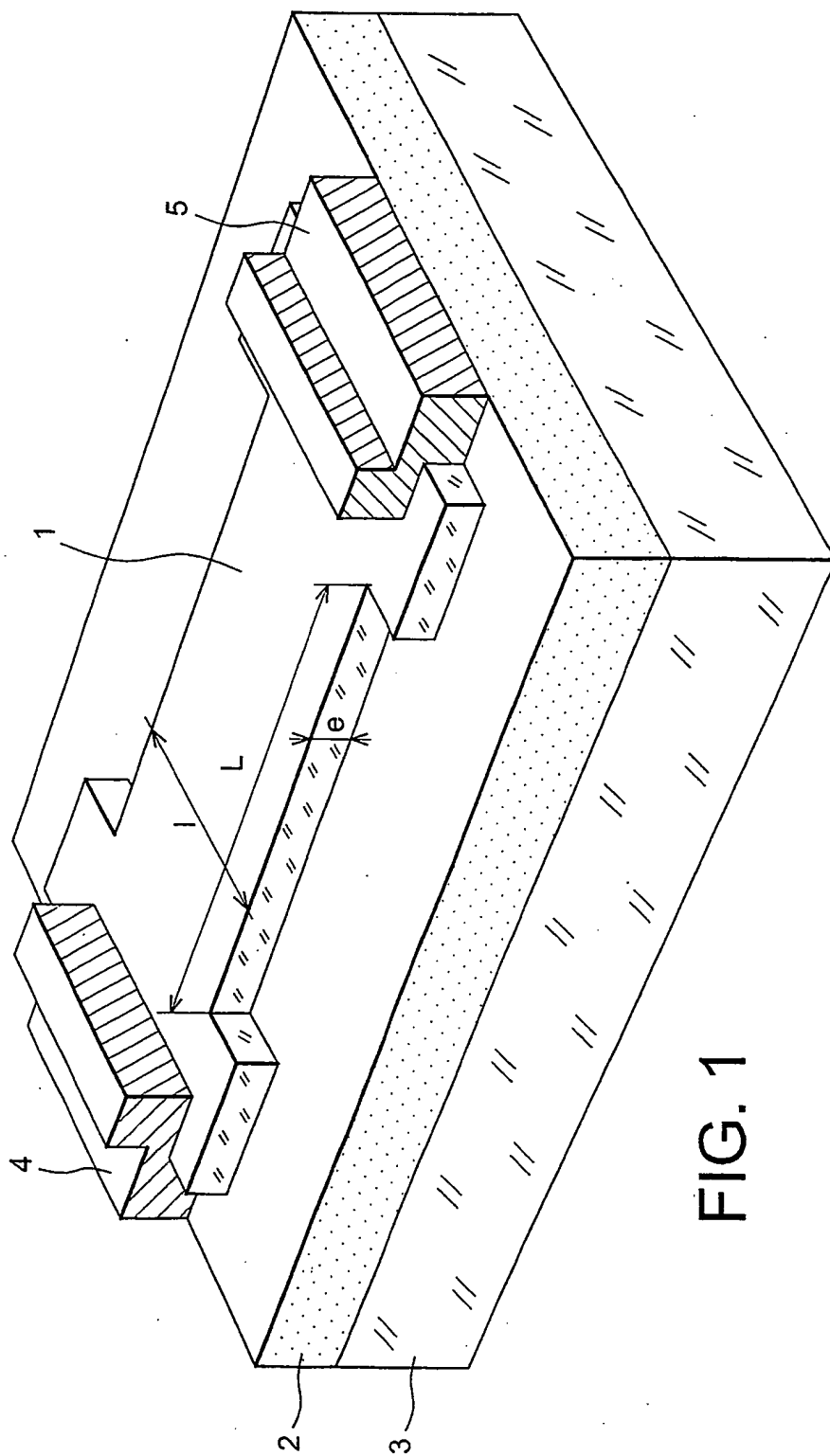
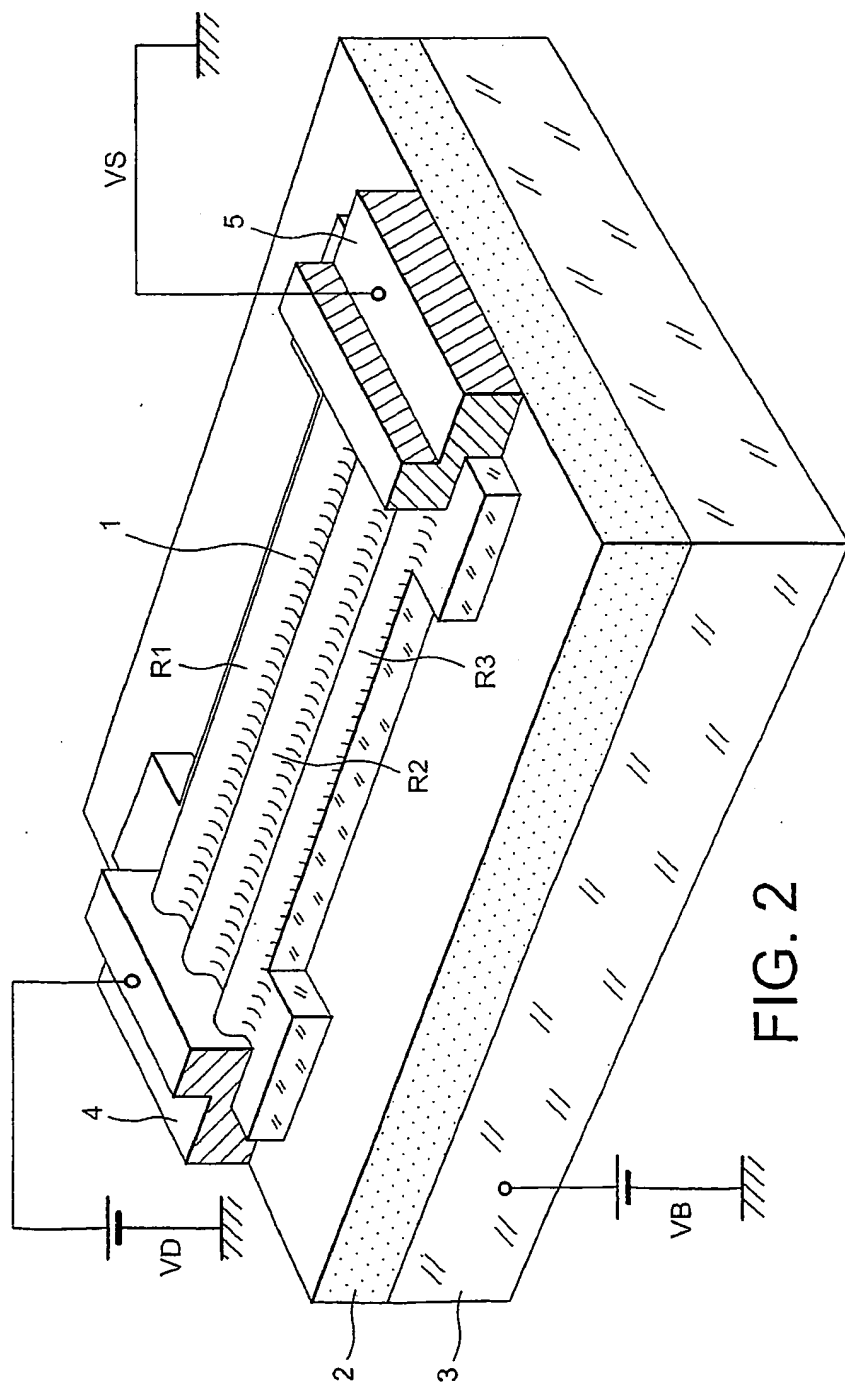


FIG. 1

2 / 4



3 / 4

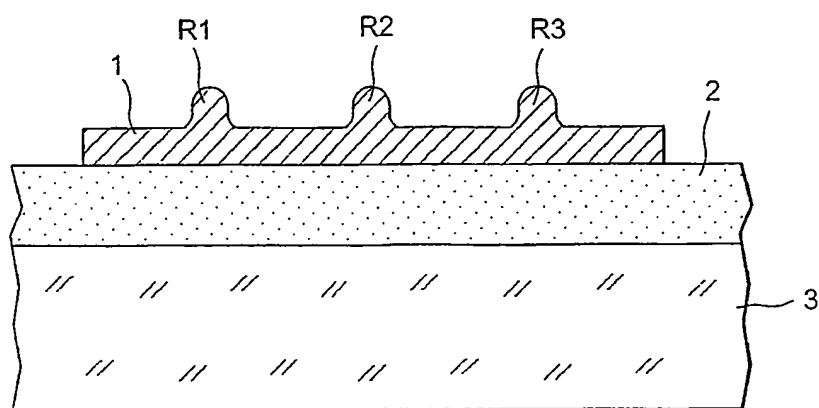


FIG. 3

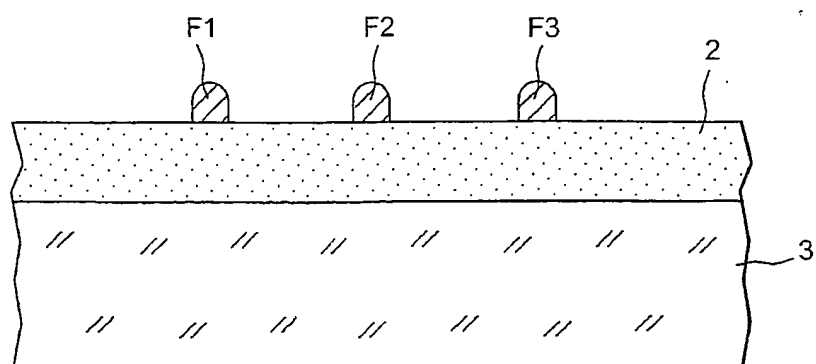


FIG. 4

4 / 4

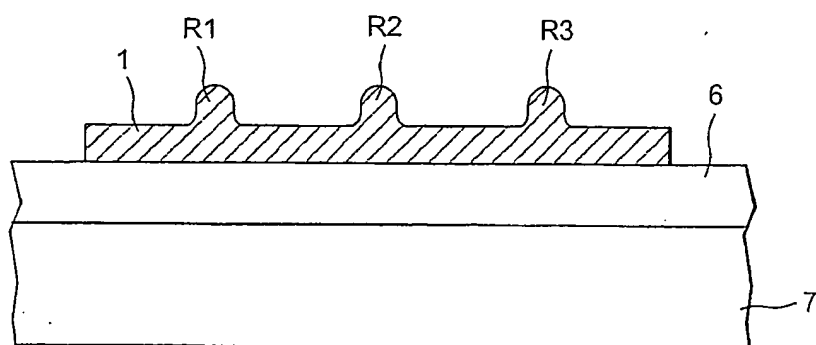


FIG. 5A

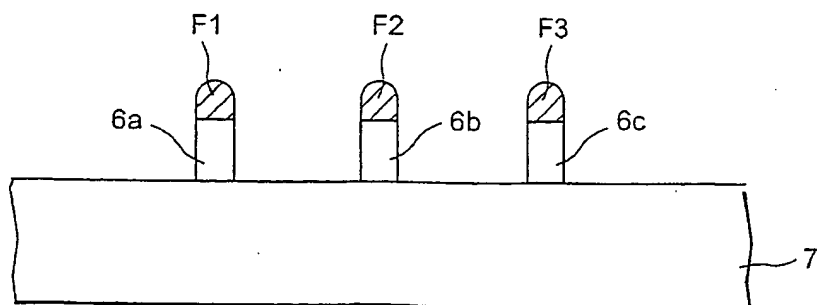


FIG. 5B